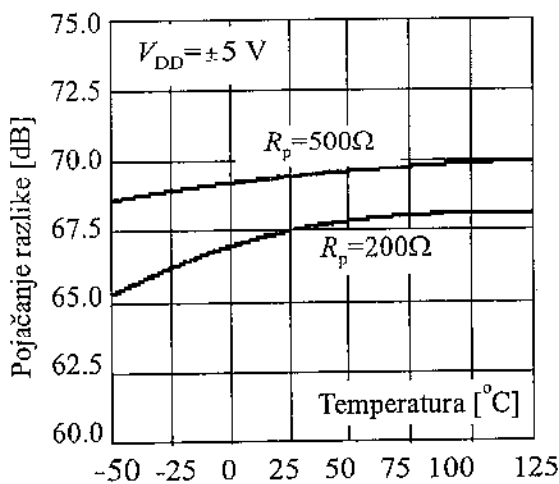


Temperaturski opseg rada su maksimalno dozvoljene temperature ambijenta u kojem operacioni pojačavač radi. Takođe se daje i maksimalna temperatura sredstva za lemljenje spoljnih izvoda i vreme trajanja lemljenja za tu temperaturu. Primeri temperature skladištenja su $(-60, +150)^{\circ}\text{C}$, $(-55, +125)^{\circ}\text{C}$, $(-40, +125)^{\circ}\text{C}$ ili $(0, +70)^{\circ}\text{C}$.

7.3.5.2 Električni parametri

Električni parametri se ne odnose na maksimalne vrednosti, već na normalne uslove rada. Zato se daju za unapred specificirane vrednosti napona napajanja i za datu vrednost otpornosti potrošača priključenog na operacioni pojačavač. Ova vrednost je najčešće $2\text{ k}\Omega$. Takođe se smatra da na operacioni pojačavač nije priključena spoljna povratna reakcija, to jest da on radi u otvorenoj sprezi.

Naponsko pojačanje se pod gornjim uslovima definiše za male ulazne signale i niske frekvencije, ispod frekvencije dominantnog pola. Zbog velike varijacije pojačanja od uzorka do uzorka istog tipa operacionog pojačavača daje se minimalna, srednja i maksimalna vrednost pojačanja. Na Sl. 7.3.18 naponsko pojačanje je dato za širok temperaturski opseg rada pri dvema vrednostima otpornosti potrošača za pojačavač LT1812. Ovak pojačavač ima relativno malo pojačanje. Kolo $\mu\text{A}741$ o kome je ovde bilo reči ima nominalno pojačanje od oko $3 \cdot 10^5$ ili 110 dB .



Sl. 7.3.18 Naponsko pojačanje pojačavača LT 1812 u funkciji temperature za dve vrednosti otpornosti potrošača

Granična frekvencija f_T je ona na kojoj pojačanje opadne na jedinicu (0 dB). Ovu veličinu treba razlikovati od granične frekvencije f_{3dB} koja se definiše na klasičan način. Tipične vrednosti su $f_T = 2\text{ MHz}$ i $f_{3dB} = 8\text{ Hz}$ (za $\mu\text{A}741$). Postoje, međutim, i kola koja su proizvedena u naprednijim tehnologijama tako da

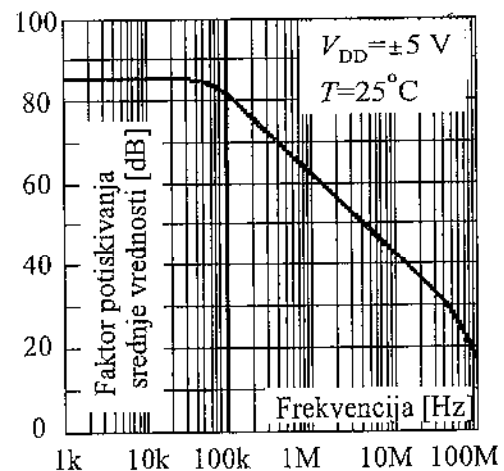
se mogu naći i pojačavači sa znatno većom vrednošću f_T .

Margina amplitude i margina faze su veličine koje govore o stabilnosti pojačavača kada se primeni povratna sprega, a definišu se saglasno Sl. 4.4.8.

Ulazna otpornost je otpornost između ulaznih krajeva za naizmenične pobude (oko $6\text{ M}\Omega$ za $\mu\text{A}741$). Ova se veličina još prepoznaje kao simetrična ulazna otpornost. Naravno da se može meriti otpornost od svakog ulaznog priključka do mase (asimetrično).

Ulazna kapacitivnost je simetrično merena kapacitivnost između ulaznih priključaka.

Izlazna otpornost je otpornost između izlaza i mase za naizmenične signale (oko 75Ω za $\mu\text{A}741$).



Sl. 7.3.19 Faktor potiskivanja srednje vrednosti u funkciji frekvencije za pojačavač LT1812

Faktor potiskivanja srednje vrednosti je ranije detaljno objašnjen, a dat je odnosom pojačanja razlike i pojačanja srednje vrednosti i ulaznog signala (oko 95 dB za $\mu\text{A}741$). Na Sl. 7.3.19 prikazana je zavisnost ρ od frekvencije signala za pojačavač LT1812.

Maksimalna brzina odziva za velike signale (Slew rate) je maksimalna brzina promene izlaznog napona kada se operacioni pojačavač pobuđuje velikim ulaznim signalom oblika jedinične funkcije i daje se u $\text{V}/\mu\text{s}$ (oko $0.7\text{ V}/\mu\text{s}$, za operacioni pojačavač $\mu\text{A}741$ koji je povezan tako da mu je pojačanje jednako jedinici i za ulazni signal od 10 V).

Vreme smirivanja (settling time) je vremenski interval potreban da se smire oscilacije u odzivu na odskočnu funkciju male amplitude.

Napon i struja šuma definišu se na ulazu u operacioni pojačavač kao ekvivalentni napon šuma i ekvivalentna struja šuma. Proizvođači često ove vrednosti daju preko dijagrama u zavisnosti od frekvencije. O ovim veličinama biće posebno reči u poglavlju o šumovima.

Ukupni klir faktor govori o izobličenjima koja se generišu unutar operacionog pojačavača i obično se daje zajedno sa podacima o šumovima. Tipičan pri-

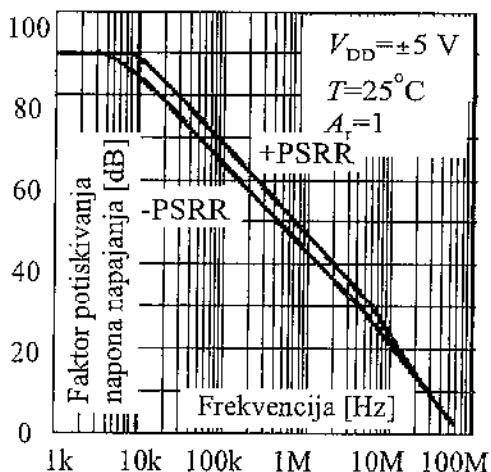
mer bio bi 0.08%.

Ulazna struja polarizacije je srednja vrednost baznih struja napajanja $I_B=(I_{B1}+I_{B2})/2$ kada je izlazni napon jednak nuli (oko 80 nA za $\mu A 741$).

Strujni ofset predstavlja razliku ulaznih struja pobude za izlazni napon jednak nuli (oko 30 nA za $\mu A 741$).

Temperaturski koeficijent strujnog ofseta (drift ulazne ofset struje) je zavisnost struje ofseta od temperature, $\alpha_{I_{os}}=dI_{os}/dT$ (oko 0.5 nA/K za $\mu A 741$).

Naponski ofset je vrednost napona koji treba priključiti između ulaznih krajeva da bi izlazni napon bio jednak nuli (oko 0.8 mV).



Sl. 7.3.20 Faktor potiskivanja napona napajanja operacionog pojačavača LT1802

Temperaturski koeficijent naponskog ofseta je zavisnost napona ofseta od temperature, $\alpha_{V_{os}}=dV_{os}/dT$ (oko 15 $\mu V/K$ za $\mu A 741$). Za ovaj parametar kao i gore koristi se i termin temperaturski drift ofseta.

Faktor potiskivanja napona napajanja (PSRR) je mera uticaja napona napajanja na promene izlaznog napona. Frekvencijska zavisnost ovog parametra za pojačavač LT1802 data je na Sl. 7.3.20.

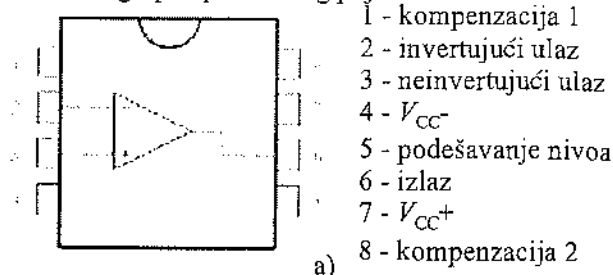
Uobičajene vrednosti ovih faktora su 80 dB. Faktor potiskivanja napona napajanja određuje potrebnu stabilnost jednosmernih napona. Takođe on govori o opasnosti međusobne sprege elemenata elektronskog kola (u ovom slučaju operacionih pojačavača) preko unutrašnje otpornosti napona napajanja. Postupak izračunavanja PSRR kada se ne koristi računar je suviše složen za bipolarne pojačavače pa će zato biti ilustriran kasnije na primeru MOS operacionog pojačavača.

7.3.5.3 Parametri elektronske šeme

Ovi parametri odnose se na dodatne podatke koje za operacioni pojačavač daje proizvođač.

Šema operacionog pojačavača je kompletna elek-

tronska šema veza upotrebljenih elemenata u čipu. Korisniku pruža informacije za razumevanje rada i osobina tog tipa operacionog pojačavača.



N DIP 8
500 mW



D SO 8
300 mW

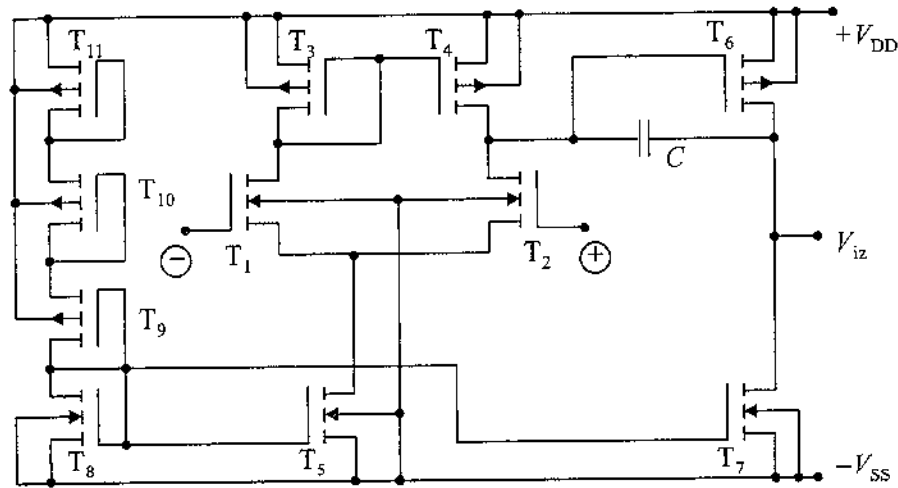
Sl. 7.3.21 Operacioni pojačavač LM101A. a) shematski prikaz kućišta sa nazivima priključaka (pinova), b) DIP kućište i c) SO kućište

Šema spoljnih izvoda predstavlja raspored spoljnih izvoda i šta oni znače. Operacioni pojačavač se najčešće nalazi u plastičnom ili keramičkom kućištu. Spoljni izvodi su šematski označeni brojevima i predstavljaju krajeve na koje se priključuju: ulazni napon V_1 , ulazni napon V_2 , izlazni napon, napon pozitivnog izvora za napajanje, napon negativnog izvora za napajanje i masa. Mogući su još neki spoljni izvodi. Kod pojačavača $\mu A 741$ oni služe za vezivanje potencijometra za kompenzaciju naponskog ofseta. Kod nekih drugih moguće je spolja dodati kompenzacioni kondenzator, a kod nekih se omogućava pristup diferencijalnom paru radi kontrole jednosmernih režima u ulaznom kolu. Ilustracija ovih opisa data je na Sl. 7.9.21 za operacioni pojačavač LM101A. Kao što se vidi ista funkcija može da se isporučuje tržištu u različitim kućištima zavisno od očekivane disipacije.

Tipične primene Za dati tip operacionog pojačavača proizvođači daju i šeme koje se odnose na konfiguraciju spoljnog kola i vrednosti elemenata, a za različite primene.

7.4 REALIZACIJA OPERACIONOG POJAČAVAČA SA MOS TRANZISTORIMA

Kada god je pomenuto poređenje elektronskih kola sa BJT i sa MOS tranzistorima uvek je ukazano na znatno veće pojačanje koje može da se ostvari upotrebom BJT-a. Stoga i operacioni pojačavači koji se realizuju sa BJT-ima, o kojima je bilo reči u prethodnom odeljku, nemaju premca sa stanovišta veličine pojačanja i oni imaju najmasovniju upotrebu.



Sl. 7.4.1 Transkonduktanski pojačavač sa Miller-ovom konpenzacijom

MOS kola mogu da se preferiraju kada se insistira na ekstremno velikim ulaznim impedansama što je redak slučaj, a integrisana kola sa MESFET-ima dominiraju pri veoma visokim frekvencijama.

Ipak, sa razvojem primena mikroelektronskih komponenata pojavljuje se sve češće potreba za integrisanim MOS operacionim pojačavačima. Ova potreba se naročito uočava u kolima koja prihvataju merene (analogne) signale iz raznoraznih senzora, a takve signale dostavljaju mikroročunarskim sistemima na dalju obradu. U fazama obrade analognog signala koje se mogu karakterisati kao prihvatanje, pojačanje i konverzija analognog u digitalni signal, pojavljuje se potreba da se ugrađuju operacioni pojačavači. Ranija koncepcija projektovanja takvih kola bila je da se sistem koji obrađuje signal razdvoji na analogni i digitalni deo što je dozvoljavalo da se svaki od njih proizvodi u različitoj tehnologiji. Tako, analogni deo je uglavnom realizovan pomoću bipolarnih podsklopova, a digitalni, da bi se sačuvala mala potrošnja ili zadržao visok stepen integracije, u MOS (ili CMOS) tehnologiji. Štampana ploča koja ostvaruje celokupnu funkciju služi kao tehnološki posrednik između bipolarnih i MOS tehnologije. U novije vreme omogućava se da se analogni deo integriše na istom čipu sa digitalnim tako što se razvijaju MOS operacioni pojačavači. Na taj način dobija se znatno na ukupnom stepenu integracije sistema kao i na njegovoj pouzdanosti imajući u vidu smanjenje broja lemnih tačaka odnosno povećanje stepena integracije.

Primena MOS operacionog pojačavača unutar integrisanog kola omogućila je da se razviju dve klase MOS operacionih pojačavača. Naime, u velikom broju primena operacioni pojačavač je opterećen veoma malim potrošačem (mali potrošač, i ovde, je onaj kroz koji protiče mala struja odnosno čija je otpornost velika). To znači da nije neophodno ugrađivati izlazni stepen koji ostvaruje samo strujno pojačanje.

Ako se eliminiše izlazni stepen operacionog pojačavača, međutim, kolo koje ostaje ima veliku izlaznu

otpornost i, na izlazu, može da se posmatra kao strujni izvor. Stoga se kaže da ovakav operacioni pojačavač konvertuje napon u struju i naziva se transkonduktanski pojačavač. Pored transkonduktanskog razvijaju se i MOS operacioni pojačavači sa kompletnim izlaznim stepenom koji u stvari u sebi sadrže kao osnovu transkonduktanski pojačavač. Takve pojačavače ćemo zvati potpunim.

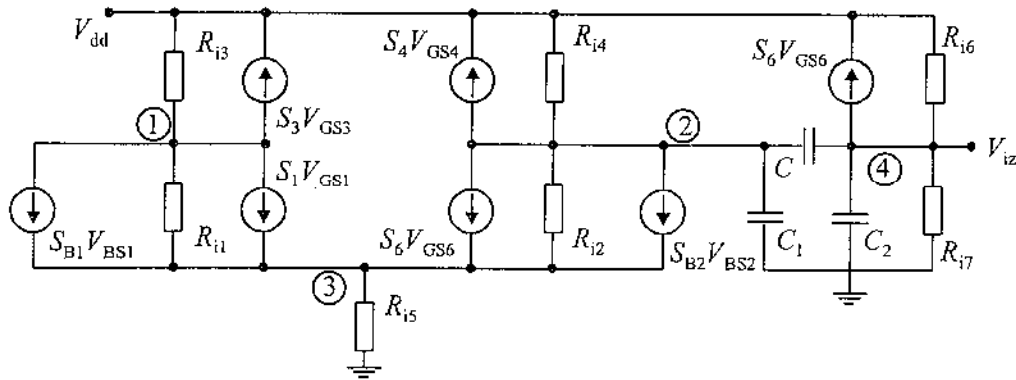
Transkonduktanski pojačavač može da se ostvari kao jednostepeni i kao dvostepeni. Jednostepeni bi sadržao samo diferencijalni pojačavač (po mogućstvu kaskodni), a dvostepeni bi pored diferencijalnog sadržao i dodatni stepen sa zajedničkim emitorom što smo imali i kod bipolarnih pojačavača. Drugi stepen u dvostepenom pojačavaču može takođe da bude ostvaren kao kaskodni.

U daljem tekstu biće prikazana tri kola operacionih pojačavača sa MOS tranzistorima. Da ne bi zalazili u mnogo detaljnu analizu biće razmatrani samo CMOS pojačavači. Najpre će biti prikazane dve verzije transkonduktanskog pojačavača, a zatim i jedan potpuni.

Dvostepeni transkonduktanski pojačavač prikazan je na Sl. 7.4.1. Prvi stepen čini diferencijalni par tranzistora T_1 i T_2 , koji kao opterećenje ima strujno ogledalo T_3 i T_4 . Izvor konstantne struje diferencijalnog pojačavača je tranzistor T_5 koji čini strujno ogledalo sa T_8 , dok redna veza T_9 , T_{10} i T_{11} , čini otpornik R koji određuje struju izvora konstantne struje. Izlazni pojačavač sa zajedničkim sorsom čini P-kanalni tranzistor T_6 , a T_7 jeste njegovo dinamičko opterećenje. Pojačavač je frekventno kompenzovan Miller-ovim kondenzatorom C .

Ovakav pojačavač realizovan kao posebno kolo za napone napajanja od 5 V, ispoljava sledeće osobine:

- dinamika srednje vrednosti ulaznog napona 3 V,
- dinamika izlaznog napona 4 V,
- pojačanje $A=15000$, $f_T=1$ MHz, $P_{dis}=1.6$ mW.



Sl. 7.4.2 Pojednostavljeno ekvivalentno kolo za izračunavanje faktora potiskivanja napona napajanja

Za kapacitivni potrošač od $C_p=20$ pF, i pri kompenzacionom kondenzatoru $C=4.4$ pF, za slew rate dobija se 2 V/ μ .

Ovo kolo, budući najjednostavniji dvostepeni pojačavač, biće upotrebljeno za opis postupka izračunavanja faktora potiskivanja napona napajanja. U tom cilju na Sl. 7.4.2 prikazano je pojednostavljeno ekvivalentno kolo operacionog pojačavača sa Sl. 7.4.1 pod uslovom da je povezan u kolo kao na Sl. 5.9.24a.

Imajući u vidu osobine kola može se smatrati da je $R_{i1}=R_{i2}=1/G_1$, $R_{i3}=R_{i4}=1/G_3$, $S_1=S_2$, $S_3=S_4$ i $S_{B1}=S_{B2}=S_B$. Pored toga, na osnovu konfiguracije kola važi

$$(7.3.62) \quad \begin{aligned} V_{GS1} &= V_4 - V_3, V_{GS2} = -V_3, \\ V_{GS3} &= V_1 - V_{dd}, V_{GS4} = V_1 - V_{dd}, \\ V_{GS6} &= V_2 - V_{dd}, V_{BS1} = -V_3 \\ &\text{i } V_{BS2} = -V_3, \end{aligned}$$

a usvaja se $V_{GS5}=V_{GS7}=0$, kako bi se pojednostavila analiza. Pri tome prenos signala od napona napajanja do izlaza preko veze T₁₁-T₁₀-T₉-T₈-T₅ (T₇) i nadalje, može se stvarno smatrati drugorazrednim u odnosu na prenos preko ostalih puteva.

Za Sl. 7.4.2 može se pisati sledeći sistem jednačina

$$(7.3.63) \quad \begin{aligned} (G_1 + G_3 + S_3)V_1 + 0 \cdot V_2 - \\ - (G_1 + S_1 + S_B)V_3 + S_1V_{iz} &= (G_1 + S_3)V_{dd} \\ S_3V_1 + [(G_3 + G_1 + s(C_1 + C))V_2 - \\ - (G_1 + S_1 + S_B)V_3 - sCV_{iz}] &= (G_3 + S_3)V_{dd} \\ -G_1V_1 - G_1V_2 + (G_1 + S_1 + S_B + G_1 + \\ + S_1 + S_B + G_5)V_3 - S_1V_{iz} &= 0 \\ 0 \cdot V_1 + (S_6 - sC) + 0 \cdot V_3 + \\ + [G_6 + G_7 + s(C + C_2)]V_{iz} &= (G_6 + S_6)V_{dd} \end{aligned}$$

Ovaj sistem govori o tome da je faktor potiskivanja napona napajanja veoma složena funkcija od vrednosti elemenata kola i od frekvencije.

Pošto nama nije cilj da se ovde bavimo detaljima o faktoru potiskivanja ovog kola već da ukažemo na metod njegovog izračunavanja, uvešćemo neka

dodatna pojednostavljenja. Najpre, biće izostavljena frekvencijska zavisnost. Dakle, stavićemo $s=0$. Ovo pojednostavljenje nema opravdanje sa stanovišta stvarnog frekvencijskog spektra signala koji nastaje na bateriji za napajanje, a uvodi se samo da bi se skratila izlaganja. Zatim, smatraće se da je strmina bilo kog tranzistora znatno veća od recipročne vrednosti unutrašnje otpornosti bilo kog tranzistora. Najzad biće uvedeno $S'_1 = S_1 + S_B$ tako da nastaje sledeći sistem

$$(7.3.64) \quad \begin{bmatrix} S_3 & 0 & -S'_1 & S_1 \\ S_3 & G_1 + G_3 & -S'_1 & 0 \\ -G_1 & -G_1 & 2S'_1 & S_1 \\ 0 & S_6 & 0 & G_6 + G_7 \end{bmatrix} \cdot \begin{bmatrix} V_1 \\ V_2 \\ V_3 \\ V_{iz} \end{bmatrix} = \begin{bmatrix} S_3V_{dd} \\ S_3V_{dd} \\ 0 \\ S_6V_{dd} \end{bmatrix}$$

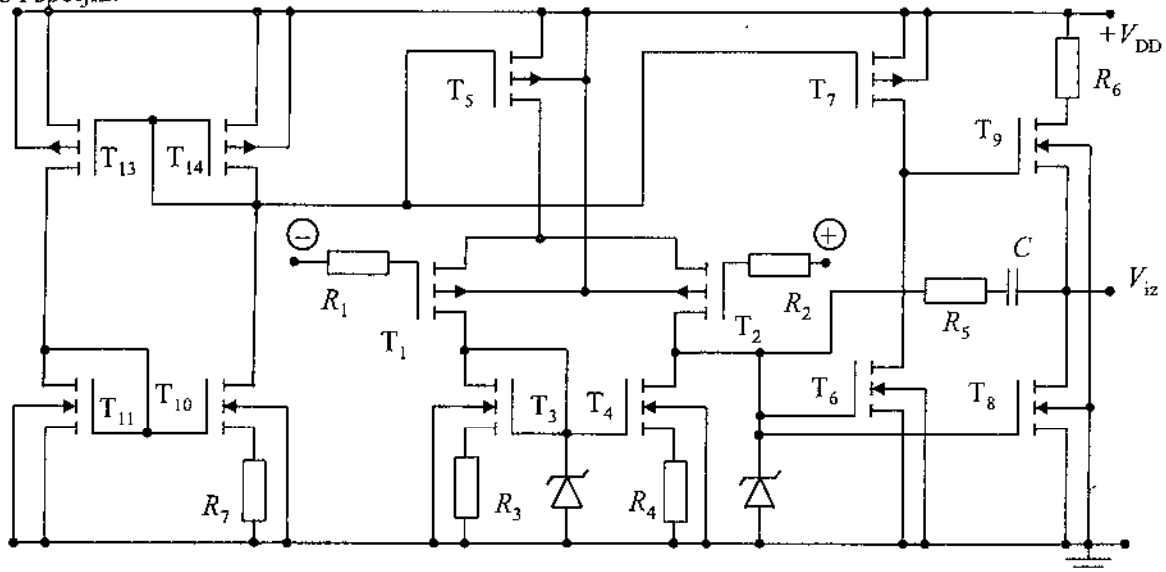
Rešenje ovog sistema, odnosno $PSRR$ je

$$(7.3.65) \quad \frac{V_{dd}}{V_{iz}} = PSRR_{dd} \approx \frac{S_1}{G_1} = \mu_1.$$

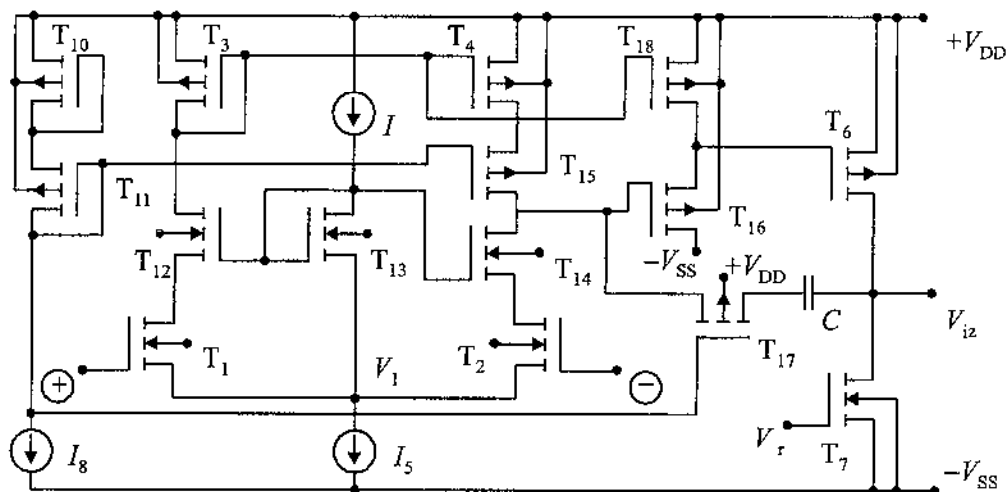
Dobijena vrednost približno odgovara pojačanju napona jednostepenog pojačavača. To znači da se signal koji dolazi na izlaz diferencijalnog pojačavača (drejn tranzistora T₂) iz izvora za napajanje (preko tranzistora T₄) nadalje pojačava ravnopravno sa korisnim signalom. Prema tome korisni signal se pojača samo A_d puta više nego neželjeni signal.

Dvostepeni pojačavač može se naći na tržištu i kao komponenta za sebe. Takav je primer kola TLC272 čija je šema data na Sl. 7.4.3. Ovde identifikujemo neke razlike u odnosu na kolo sa Sl. 7.4.1. Najpre, prikazani su otpornici koji su vezani na red sa ulaznim priključcima. Oni predstavljaju zaštitu gejta ulaznog tranzistora od elektrostatičkog proboja. Takva zaštita nije prikazana za kolo sa Sl. 7.4.1 zato što se pretpostavlja da ulazni priključci nisu istovre-

meno i spoljni.



Slika 7.4.3 Električna šema komercijalnog kola TLC272



Sl. 7.4.4 Transkonduktanski pojačavač sa kaskodnim diferencijalnim stepenom. Podloge tranzistora T_1, T_2, T_{12}, T_{13} i T_{14} priključene su na $-V_{SS}$

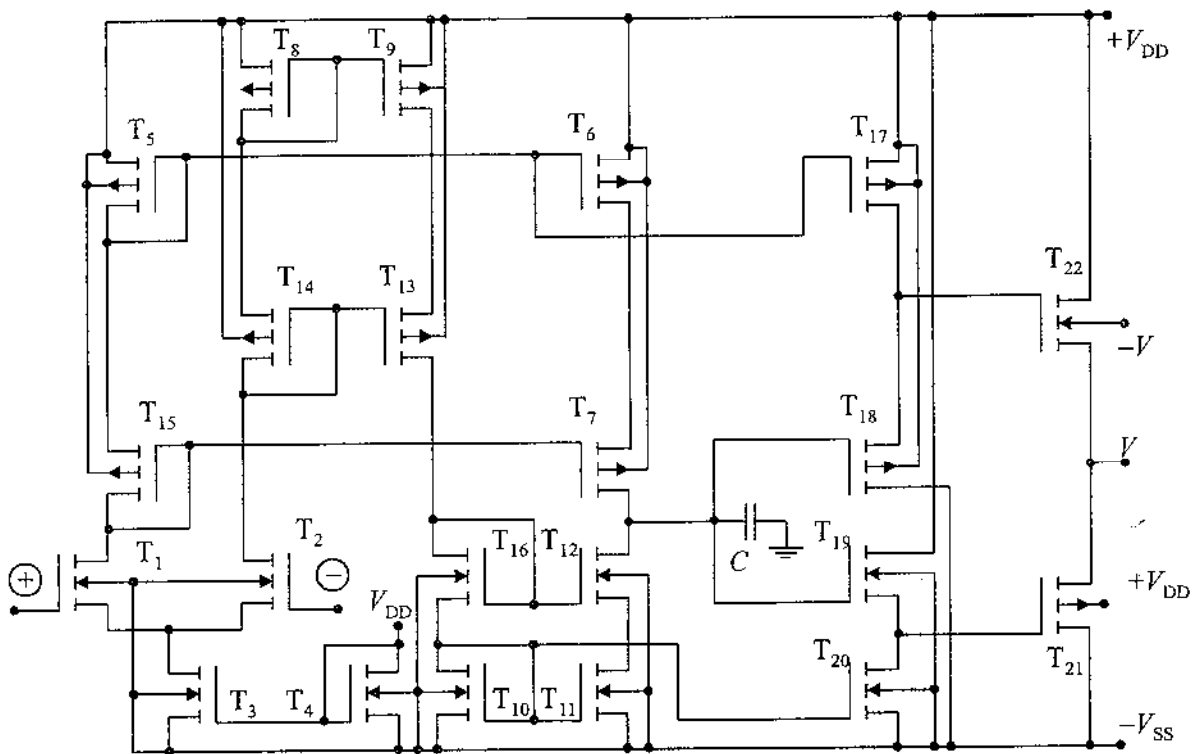
Kod kola sa Sl. 7.4.3 se pretpostavlja da će ulazni priključci biti dostupni za povezivanje sa spoljnim svetom i otuda potreba za zaštitom. Druga razlika odnosi se na način izvođenja kompenzacije što u suštini je samo stvar projektanta. Drugim rečima, i u kolu sa Sl. 7.4.1 moguće je uvesti kompenzaciju koja je ovde upotrebljena. Niz otpornika u sorosovima tranzistora uglavnom služi za temperaturnu stabilizaciju, a Zener diode su neaktivne sem kada potencijali gejtova ne premaše vrednosti koje bi izazvale proboj na gejtju.

Na osnovu kataloških podataka za ovo kolo može da se kaže da ima sledeće osobine (tipski uzorci) pri naponu napajanja od 5 V: dinamika srednje vrednosti ulaznog napona jednaka naponu napajanja, dinamika izlaznog napona jednaka naponu napajanja, pojačanje $A=27000$, $f_T=2$ MHz, $P_{dis}=5$ mW. Ulazni ofset napon ispod $500 \mu V$. Ulazna otpornost veća od $10^{12} \Omega$.

Margina faze 46° . Pri kapacitivnom potrošaču od $C_p=20$ pF za slew rate dobija se 3 V/ μ .

Pojačavač koji smo opisali je praktično najčešće korišćeno kolo CMOS operacionog pojačavača. Ipak on se odlikuje i nekim nedostacima među kojima treba pomenuti malo pojačanje na nultoj frekvenciji, nemogućnost da se precizno kontroliše položaj visokofrekventnih polova i relativno mala vrednost faktora potiskivanja napona napajanja. Upotreba kaskodnih stepena nudi mogućnost da se svaki od ovih nedostataka otkloni. Pošto nama nije cilj da do detalja zalazimo u postupke projektovanja CMOS operacionih pojačavača, ovde će biti navedena samo jedna od mogućih kaskodnih struktura. Ona će omogućiti znatno povećanje pojačanja kola.

Povećanje pojačanja koje se postiže u kaskodnom diferencijalnom pojačavaču koji je ugrađen u operacioni pojačavač sa sl. 7.4.4, zasniva se na povećanju izlazne otpornosti diferencijalnog pojačavača.



Sl. 7.4.5 Kompletna šema CMOS operacionog pojačavača sa malom izlaznom impedansom

Naime, analizom kola sa Sl. 5.6.1b odnosno diferencijalnog pojačavača sa Sl. 7.4.4 može se pokazati da se izlazna otpornost kaskodnog pojačavača može izraziti kao

$$(7.2.66) \quad R_{iz} \approx (\mu_{14} R_{i4}) \parallel (\mu_{15} R_{i5})$$

Ovo može biti veoma velika izlazna otpornost što čini diferencijalni pojačavač znatno bolje strujno prilagođenim na naredni stepen i time uvećava ukupnu transkonduktansu.

Naredni stepen (tranzistor T_{16}) omogućava prilagodavanje jednosmernih nivoa, a drugi stepen pojačanja čini tranzistor T_6 . Treba uočiti da se kompenzacija ostvaruje rednom vezom kondenzatora i MOS tranzistora koji služi kao dinamički otpornik (T_{17}). Ovakva kompenzaciona šema odgovara onoj koja je prikazana na Sl. 4.4.10b. Ukoliko bi se drugi stepen pojačanja izveo kao kaskodni pojačavač, postiglo bi se povećanje faktora potiskivanja napona napajanja.

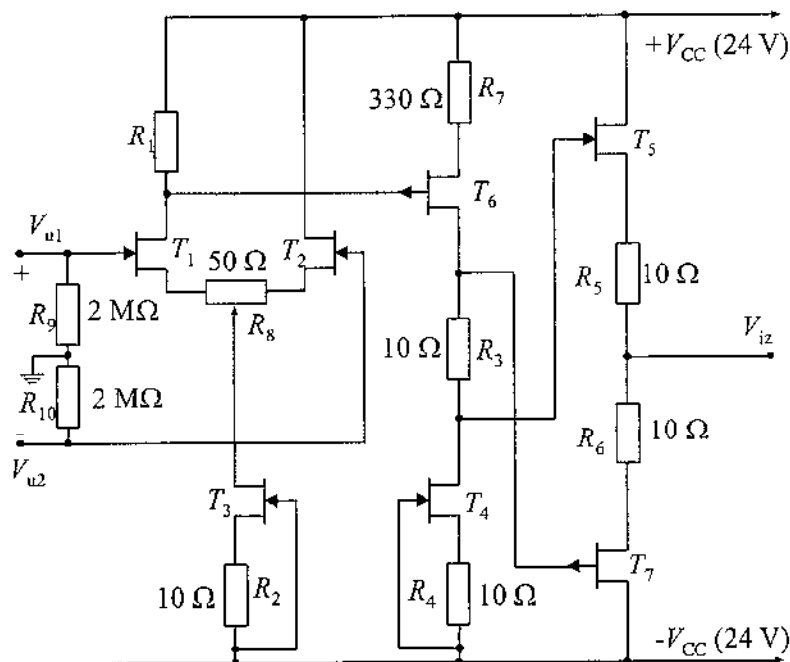
Šema potpunog operacionog pojačavača prikazana je na Sl. 7.4.5. Za ovo kolo kažemo da pored dvo-stepenog transkonduktanskog pojačavača poseduje i izlazni stepen koji je realizovan u obliku simetrične sprege. Osnovi diferencijalni par čine tranzistori T_1 i T_2 . Drugi stepen pojačanja čini tranzistor T_7 koji je opterećen velikom impedansom T_{12} i na taj način ostvaruje veliko jednosmerno pojačanje. Kapacitivnost C se koristi za kompenzaciju slično kolu sa Sl. 4.4.10c pri čemu ulogu otpornika R_C sada preuzima izlazna otpornost prethodnog stepena (R_{i7}) u paraleli sa njegovim opterećenjem [$R_{i12} + (\mu + 1) \cdot R_{i11}$]. Izlazni

stepen je specifičan po tome što tranzistori T_{18} i T_{19} služe za prilagođenje jednosmernih nivoa i rade u režimu sa zajedničkim drejnom, a da bi se izbegli obrtači faze izlazni komplementarni tranzistori su zamenili mesta. Tako T_{22} je P-kanalni, a T_{21} N-kanalni tranzistor.

Za ovakav pojačavač izmerene su sledeće vrednosti: A (dB) = 65, f_T = 60 MHz pri kapacitivnom opterećenju od C_p = 1 pF, maksimalna amplituda naizmjeničnog (dinamika) izlaznog napona 0.65 V, dinamika srednje vrednosti ulaznog napona 3 V. S obzirom da izlazni tranzistori mogu da obezbede relativno veliku struju, može se očekivati i da ovo kolo ima relativno veliki slew-rate.

7.5 REALIZACIJA OPERACIONIH POJAČAVAČA SA JFET-IMA I MESFET-IMA

Kao što je već napomenuto, diferencijalni pojačavač sa JFET-ima, a samim tim i operacioni pojačavač zasnovan na njemu, ima znatno manje naponsko pojačanje od odgovarajućeg kola sa bipolarnim tranzistorima. Postoje međutim, osobine JFETa koje ga i pak čine pogodnim za gradnju operacionih pojačavača sa specifičnim svojstvima. Među takvim osobinama napomenuli bi veliku ulaznu otpornost, mali šum i kvadratnu prenosnu karakteristiku tranzistora. Naime, u simetričnoj sprezi u klasi A, gde se parni harmonik lako neutrališe, ako komponenta ima paraboličnu prenosnu karakteristiku, ne ostaju viši harmonici.



Sl. 7.5.1 Operacioni pojačavač sa diskretnim JFETima

Ova svojstva JFETa iskorišćena su u diskretnom operacionom pojačavaču sa Sl. 7.5.1. Kolo ima tri stepena pojačanja.

Najpre, tranzistori T_1 i T_2 čine diferencijalni par. T_1 , T_2 , T_3 , T_4 , T_5 su tipa 2SK170, a T_6 , i T_7 , tipa 2SJ74. Treba imati na umu da diskretne komponente sa istim oznakama po pravilu ispoljavaju izvesnu razliku u vrednostima parametara, pa je pri fomiranju diferencijalnog para uvek potrebno uzeti veći broj tranzistora i merenjem pronaći dva koji imaju bliske karakteristike. Tranzistor T_3 (kao i T_4) povezan je kao dioda konstantne struje što je zamena za izvor konstantne struje sa strujnim ogledalom. Ovakvo rešenje nije moguće ni sa BJTom ni sa MOSFETom. Kao i kod običnog osnovnog pojačavača sa zajedničkim sorsom, gejtovi se drže na nultom jednosmernom potencijalu pomoću otpornika velike otpornosti (R_9 i R_{10})

Izlaz diferencijalnog pojačavača je nesimetričan. Drugi pojačavački stepen je pojačavač sa zajedničkim sorsom T_6 koji u sorsu ima otpornik za temperaturnu stabilizaciju R_7 . Ovaj otpornik omogućava i da se formira i veći pad napona na R_1 , a time i da se dobije veće pojačanje diferencijalnog pojačavača.

Pošto je pad napona na otporniku R_3 vrlo mali (u principu R_3 može se zameniti kratkim spojem) sprega sa komplementarnim parom koju čine T_5 i T_7 pobuđuje se u klasi A, a njeno naponsko pojačanje manje je od jedinice. R_3 smanjuje jednosmernu komponentu struje u mirnoj radnoj tački T_5 i T_7 i tako popravlja stepen iskorišćenja vodeći radnu tačku ka klasi AB. I

ovde, simetrija izlaznog stepena se mora obezbediti pažljivim izborom para komplementarnih tranzistora.

Otpornici R_5 i R_6 kao i potencijetar R_8 degeniraju sorsove gde su vezani i povećavaju temperaturnu stabilnost kola. R_8 , naravno, služi i za kompenzaciju ofseta.

Projektovanje operacionih pojačavača sa MESFET-ima skopčano je sa fundamentalnim problemom, nedostatkom P-kanalnog tranzistora. Zbog toga, najpre, treba da se traže posebna rešenja za realizaciju izlaznog kola. Kada se takvi pojačavači realizuju njihove osobine uglavnom su vezane za sledeća osnovna svojstva koja proizilaze iz svojstava MESFETa.

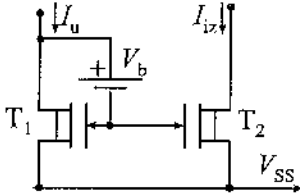
Najpre, pojačanje osnovnog pojačavača sa zajedničkim sorsom (diferencijalnog para) kreće se između 10 i 20. Otuda su potrebne posebne mere za povećanje pojačanja. Zatim, MESTET se odlikuje velikim $1/f$ šumom i nestabilnošću na niskim frekvencijama što proizilazi iz svojstava materijala koji se koristi. Najzad, teško je upariti tranzistore što može da ima za posledicu velike ofset napone.

Posebno je interesantno projektovanje kola se MESFETima sa ugrađenim kanalom. Razlog tome je negativni napon praga komponente. Ovaj tip tranzistora zahteva da se gejst stalno održava na nižem potencijalu od drejna što u drugim tehnologijama nije slučaj. Naime, da bi tranzistor radio u režimu zasićenja potrebno je da $V_{DG} > -V_T/K$, gde je $V_T = V_0 - V_P$ (jednačina (1.5.56)), a $1 < K < 2$.

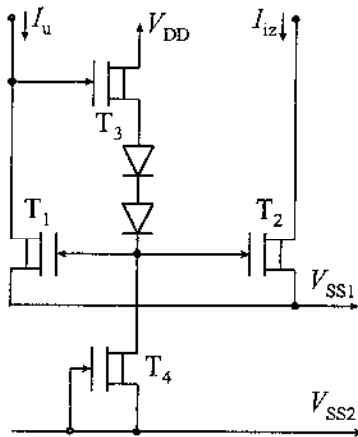
Rešenje je ilustrovano na Sl. 7.5.2 gde je upotrebljena baterija za pomeranje jednosmernog nivoa. Ovim je obezbedeno da je za oba tranzistora uvek

$$V_{DG} = V_b.$$

Jedna od mogućih praktičnih realizacija ovog kola prikazana je na Sl. 7.5.3. Ovde su upotrebljene dve Schottky-eve diode za realizaciju pomeranja jednosmernog nivoa, a one su polarisane pomoću stepena sa zajedničkim drejnom (T_3) i dinamičke otpornosti (T_4).



Sl. 7.5.2 Strujno ogledalo sa MESFETima sa ugrađenim kanalom



Sl. 7.5.3 Realizacija strujnog ogledala sa Sl. 7.5.2

Ovakva i slična rešenja primenjena su pri sintezi operacionog pojačavača sa MESFETima koji je prikazan na Sl. 7.5.4. Ovo je dvostepeni pojačavač kod koga T_{14} služi za pomeranje jednosmernih nivoa. Ovo kolo ispoljava pojačanje od oko 60 dB, proizvod pojačanja i propusnog opsega od 500 MHz (uz koeficijent negativne povratne sprege od 20 dB, moga bi se sintetizovati pojačavač sa pojačanjem od 40 dB i graničnom frekvencijom od 5 GHz) i potrošnju manju od 1 W. Karakteristično je da je $1/f$ šum veliki tako da je čak $f_L = 10$ MHz.

7.6 REALIZACIJA OPERACIONIH POJAČAVAČA U MEŠOVITIM TEHNOLOGIJAMA

Često se pojavi potreba da se prednosti pojedinih tehnologija kombinuju kako bi se dobilo što uspešnije rešenje. Bipolarni tranzistor se odlikuje velikom transkonduktansom, a JFET velikom ulaznom otpornošću. MOS tranzistor ima veliki šum na niskim frekvencijama, a BJT ulaznu otpornost koja u nekim slučajevima može da bude neprihvatljivo mala. Kombinacijom bi se iskoristile prednosti pojedinih tehnologija. U Dodatku B je pokazano, međutim, da to nije jednostavan zadatak,

naročito ako se imaju vidu potpuno različiti postupci izolacije aktivnih komponenata na čipu. Zato se postupka tako što se razvija kolo koje je u najvećoj meri realizovano u jednoj tehnologiji, a njegov manji deo je ostvaren upotrebom nekih specifičnih struktura koje se mogu implementirati u istoj tehnologiji ali sa izvesnim dodatnim zahvatima.

Ovde ćemo razmotriti tri kola koja se odlikuju specifičnostima da koriste dve vrste tranzistora.

Na Sl. 7.6.1 prikazan je integrisani operacioni pojačavač koji je proizveden u CMOS tehnologiji ali je ulazno kolo realizovano kao diferencijalni pojačavač sa Darlingtonovim parovima bipolarnih tranzistora. PNP bipolarni tranzistori su ostvareni kao lateralni u N-jami koja se vezuje za najniži potencijal u kolu (V_{SS}). Pored toga, preko kolektorskih spojeva bipolarnih tranzistora postavljena je provodna (polisilicijumska) elektroda koja je fizički realizovana kao i svaki gejt MOS tranzistora. Njena uloga je da osromaši površinu na spoju kako bi eliminisala površinsku struju i tako eliminisala $1/f$ šum PNP tranzistora.

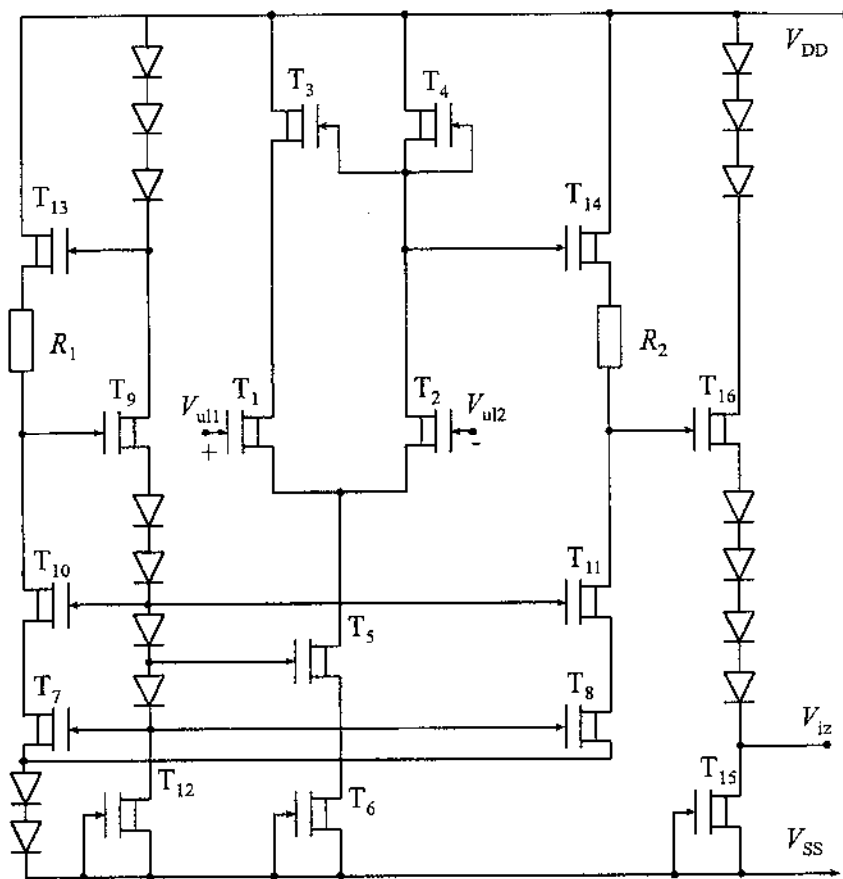
Pojačavač je dvostepeni. Drugi stepen pojačanja čine T_{19} odnosno niz $T_{14} - T_{16} - T_{20}$. Izvor referentnog napona čine tranzistori $T_{10} - T_{11} - T_{12} - T_{13}$.

Pri nominalnom pojačanju od 56 dB, ovaj pojačavač ispoljava graničnu frekvenciju na 4.5 MHz, ulaznu struju od 15 μ A, struju napajanja od 2.1 mA, amplitudu spektra napona šuma na srednjim frekvencijama od 7.3 $nV/(Hz)^{1/2}$ sa f_L za napon šuma od svega 19.3 Hz. Karakteristično je da je amplituda spektra struje šuma na sobnoj temperaturi 203 $fA/(Hz)^{1/2}$, sa $f_L = 22.3$ Hz. Faktor potiskivanja srednje vrednosti ovog kola je svih 100 dB, a faktor potiskivanja pozitivnog napona napajanja oko 70 dB. Najzad, kolo ispoljava slew-rate od oko 40 V/ μ s.

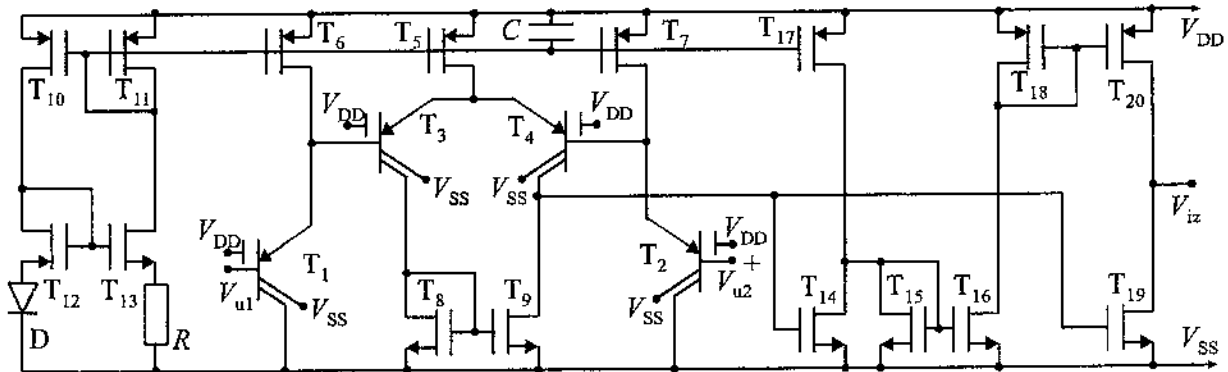
U prethodnom primenu iskorišćene su strukture koje se pojavljuju u datoj tehnologiji i koje se ponekad čak smatraju parazitnim. Slično je i kolo sa Sl. 7.6.2. Prikazano je kolo operacionog pojačavača koji je realizovan u bipolarnoj tehnologiji koja je dograđena tako da se ulazno kolo sada realizuje pomoću JFETa. Na ovaj način dramatično je povećana ulazna otpornost kola na $10^{12} \Omega$. Ulazna struja polarizacije je svega 1 nA. Drugim merama u okviru bipolarnog dela postignuta je velika linearnost kola tako da je ukupni klir faktor svega 0.01 %.

U ovom kolu upotrebljen je još jedan JFET koji je povezan kao dioda konstantne struje i nalazi se u izvoru referentnog napona na desnom kraju slike.

Ključni efekat koji je postignut, ipak, odnosi se na smanjenje šumova na niskim frekvencijama. Kao što se vidi sa Sl. 7.6.3 ekvivalentni napon šuma je redukovano na oko 23 $nV/(Hz)^{1/2}$ s tim što je f_L ispod skoro neverovatnih 0.1 Hz.



Sl. 7.5.4 Operacioni pojačavač sa MESFETima sa ugrađenim kanalom



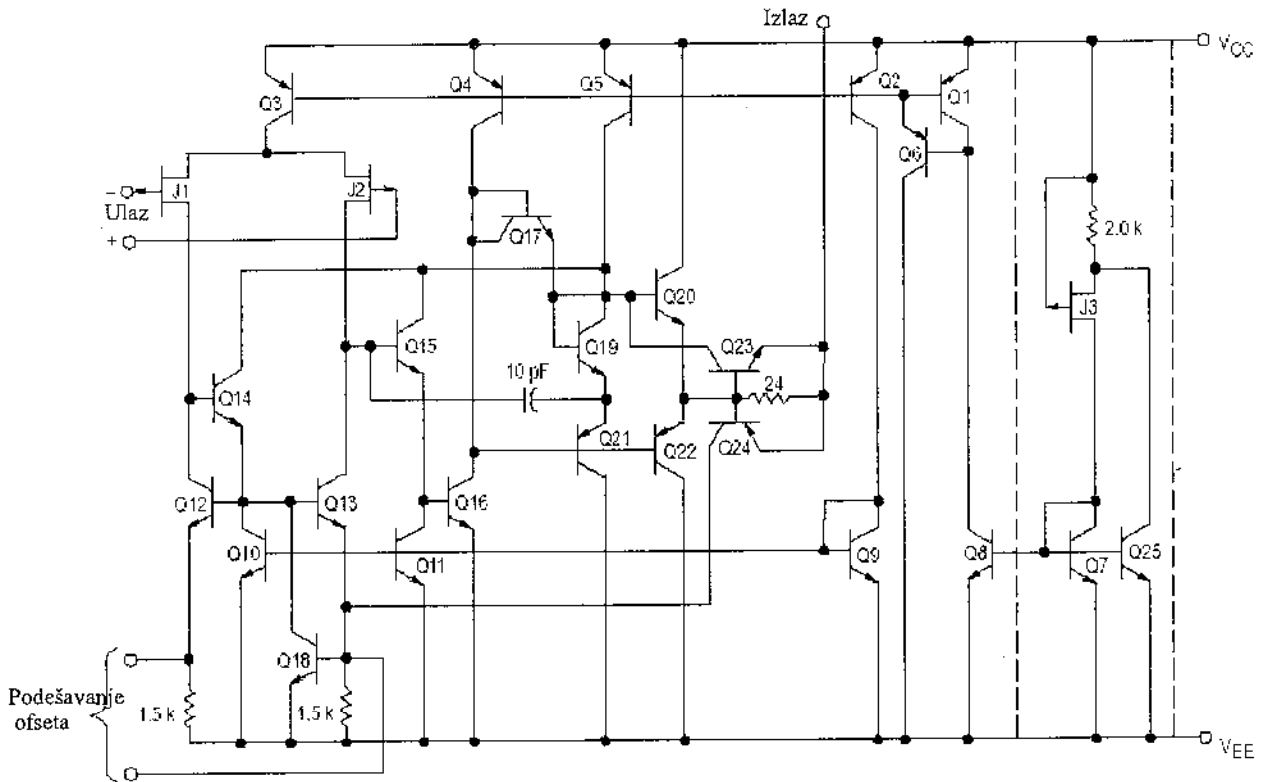
Sl. 7.6.1 Operacioni pojačavač u CMOS tehnologiji sa lateralnim PNP tranzistorima

Sledeći primer će ići za tim da pokaže da se ponekad bukvalno generiše «nova» tehnologija kako bi se ugradile specifične osobine pojedinih komponenta. Naime, u najnovije vreme polazeći od ideja koje su nastale primenom parazitičnih struktura u CMOS tehnologiji, nastala je nova tehnologija koja dozvoljava istovremenu upotrebu NPN BJT i CMOS tranzistora.

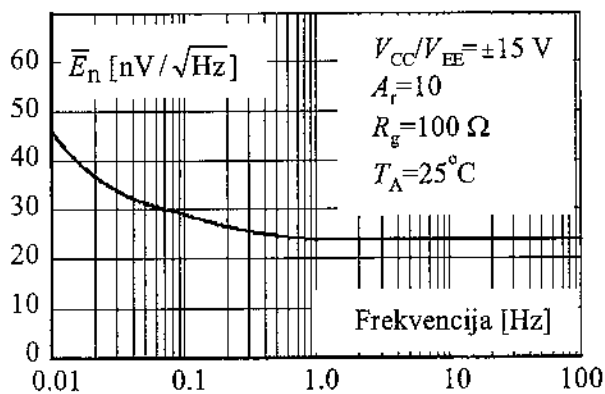
Time se eliminišu teškoće koje su vezane za upotrebu PNP BJT. Tako je nastala BiCMOS tehnologija. Primer operacionog pojačavača u BiCMOS tehnologiji biće iskorišćen za opis specifičnog kola koje se odlikuje malom ulaznom i malom izlaznom otpornošću. Takva kola nazivaju se transimpedansni pojačavači. Naravno ulazna otpornost se redukuje uvode-

njem paralelne povratne sprege. Kolo pojačavača prikazano je na Sl. 7.6.4.

Osnovni pojačavač je jednostepeni i sastoji se od Darlingtonovog para (T_u i T_l) koji je vezan u sprezi sa zajedničkim emitorom. Time je redukovana struja baze, a time i šumovi. U opterećenju ovog para nalazi se kaskodni tranzistor T_2 i otpornost potrošača R_p u paraleli sa izlaznom otpornošću MOS strujnog ogledala (tranzistori T_5 i T_6). Dodatna jednosmerna struja koja se dobija iz ovog strujnog ogledala povećava transkonduktansu Darlingtonovog para i time povećava kružno pojačanje kola.

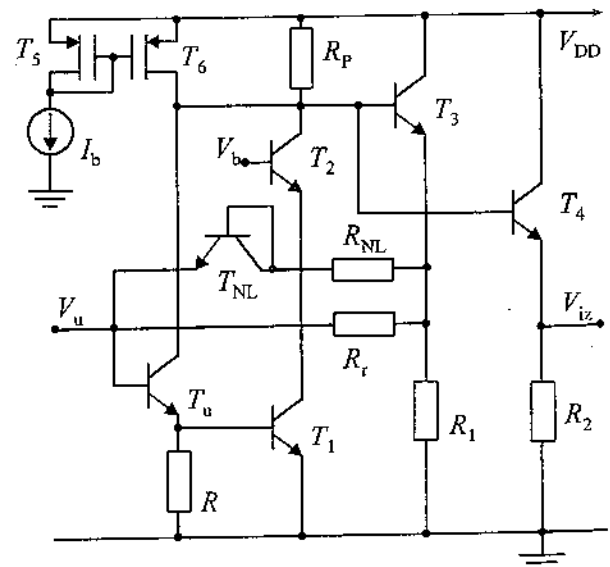


Sl. 7.6.2 Operacioni pojačavač sa JFET diferencijalnim parom na ulazu (i ovdje su radi štednje u vremenu crtanja zadržane oznake Q umesto T)

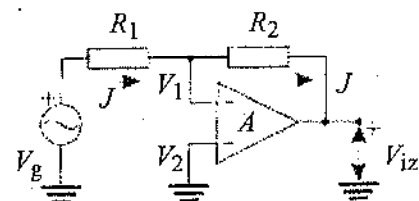


Sl. 7.6.3 Ekvivalentni napon šuma kola sa Sl. 7.6.2

Izlazni stepen za zajedničkim kolektorom ($T_4 - R_2$) je van petlje povratne sprege i obezbeđuje opteretivost pojačavača odnosno malu izlaznu otpornost. Kolo povratne sprege sastoji se iz tri dela. Najpre imamo izolacioni pojačavač koji čini tranzistor T_3 sa R_1 . Zatim to je R_f koji prenosi signal u inverznom smeru i najzad to je nelinearna grana $R_{NL}-T_{NL}$ koja se aktivira pri velikim signalima i povećava koeficijent prenosa kola povratne sprege čime poboljšava linearnost kola.



Sl. 7.6.4 Transimpedansni pojačavač u BiCMOS tehnologiji



Sl. Z.7.1.1 Invertorski pojačavač

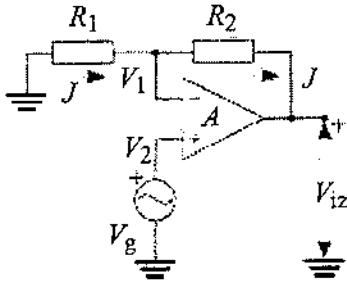
7.6 ZADACI

Zadatak 7.1

a) Prikazati naponsko pojačanje invertorskog (sa Sl. Z.7.1.1) i neinvertorskog pojačavača (sa Sl. Z.7.1.2), realizovanih upotrebom operacionog pojačavača sa konačnim diferencijalnim pojačanjem, A , i idealnim ostalim karakteristikama, u obliku:

$$A_v = \frac{V_{iz}}{V_g} = \frac{A_{v0}}{1 + (1 + R_2/R_1)/A}$$

gde A_{v0} predstavlja pojačanje odgovarajućeg pojačavača realizovanog korišćenjem idealnog operacionog pojačavača sa beskonačnim pojačanjem.



Sl. Z.7.1.2 Neinvertorski pojačavač

b) Odrediti osetljivost pojačanja invertorskog i neinvertorskog pojačavača na promene pojačanja operacionog pojačavača, ako je odnos otpornosti $R_2/R_1 = 100$, pojačanje operacionog pojačavača $A = 10000$, a promena pojačanja operacionog pojačavača 50 %.

Zadatak 7.2 Odrediti naponsko pojačanje i ulaznu impedansu invertorskog (Sl. Z.7.1.1) i neinvertorskog pojačavača (Sl. Z.7.1.2), realizovanih pomoću operacionog pojačavača sa konačnim pojačanjem A i konačnom ulaznom otpornošću R_u . Na osnovu izvedenih izraza izračunati naponsko pojačanje i ulaznu otpornost oba pojačavača za $R_1 = 1 \text{ k}\Omega$, $R_2 = 100 \text{ k}\Omega$, ako je:

- $A = 10\,000$, $R_u = 100 \text{ k}\Omega$;
- $A = 10\,000$, $R_u \rightarrow \infty$;
- $A \rightarrow \infty$, $R_u = 100 \text{ k}\Omega$;
- $A \rightarrow \infty$, $R_u \rightarrow \infty$.

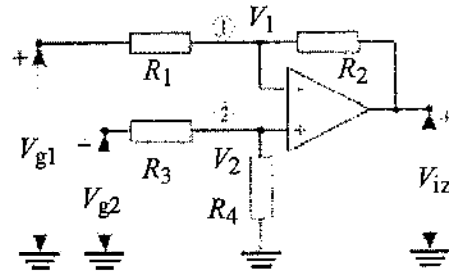
Zadatak 7.3 Odrediti naponsko pojačanje i izlaznu impedansu invertorskog (Sl. 7.1.1) i neinvertorskog pojačavača (Sl. Z.7.1.2), realizovanih pomoću operacionog pojačavača sa konačnim diferencijalnim pojačanjem A i izlaznom otpornošću R_{iz} . Koristeći izvedene izraze izračunati naponsko pojačanje i izlaznu impedansu oba pojačavača za $R_1 = 1 \text{ k}\Omega$ i $R_2 = 100 \text{ k}\Omega$, ako $R_u \rightarrow \infty$ i:

- $A = 10\,000$, $R_{iz} = 500 \Omega$;

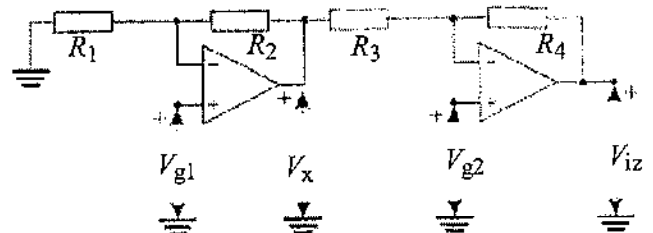
- $A = 10\,000$, $R_{iz} = 0$;
- $A \rightarrow \infty$, $R_{iz} = 500 \Omega$;
- $A \rightarrow \infty$, $R_{iz} = 0$.

Zadatak 7.4 Za realizaciju diferencijalnog pojačavača (kola za oduzimanje) upotrebom jednog, dva ili tri operaciona pojačavača koriste se šeme prikazane na slikama Z.7.4.1, Z.7.4.2 i Z.7.4.3. Odrediti uslove koje moraju zadovoljiti elementi ovih kola da bi izlazni napon bio srazmeran razlici ulaznih napona. Upotrebljeni operacioni pojačavači su idealni sa beskonačnim pojačanjem.

Zadatak 7.5 Na Sl. Z.7.4.1 prikazano je kolo diferencijalnog balansnog pojačavača. Odrediti minimalnu vrednost faktora potiskivanja diferencijalnog balansnog pojačavača, ako je pojačanje operacionog pojačavača $A = 10000$, njegovo pojačanje srednje vrednosti signala $A_c = 10$, a tolerancija upotrebljenih otpornika je 1 %. Diferencijalno pojačanje diferencijalnog balansnog pojačavača kada se koristi operacioni pojačavač sa beskonačnim pojačanjem treba da bude jednako jedinici ($A_{db} = 1$).



Sl. Z.7.4.1 Diferencijalni balansni pojačavač



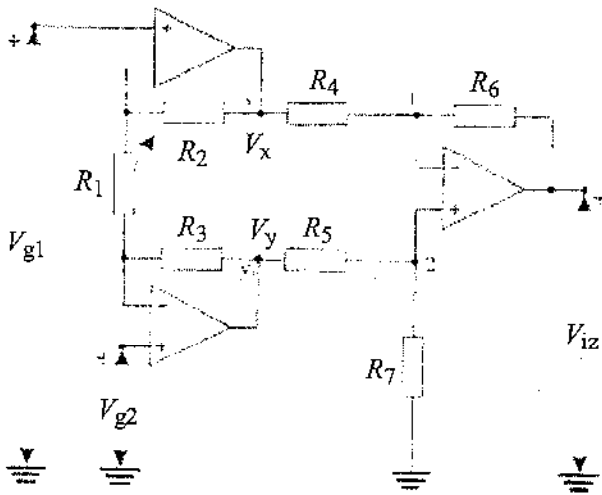
Sl. Z.7.4.2 Diferencijalni pojačavač sa dva operaciona pojačavača

Zadatak 7.6 Pokazati da kola sa Sl. Z.7.6.1a i Z.7.6.1b konvertuju napon u struju, a kolo sa Sl. Z.7.6.2 konvertuje struju u napon. Upotrebljeni su idealni operacioni pojačavači.

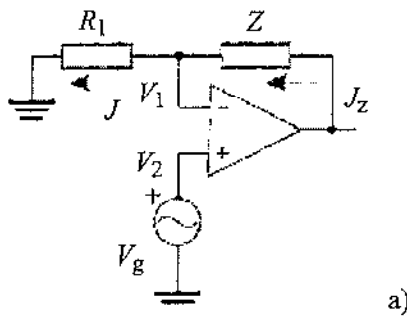
Zadatak 7.7 Na Sl. Z.7.7.1 prikazano je invertujuće, a na Sl. Z.7.7.2 neinvertujuće kolo za sabiranje.

- Za kolo na Sl. Z.7.7.1 odrediti zavisnost izlaznog od ulaznih napona.
- Odrediti opseg promena izlaznog napona ako se ulazni naponi menjaju od 0 do 1V, pod uslovom da je $R_1 = R$, $R_2 = R/2$ i $R_3 = R/4$.
- Odrediti vrednost otpornosti R_0 u kolu nein-

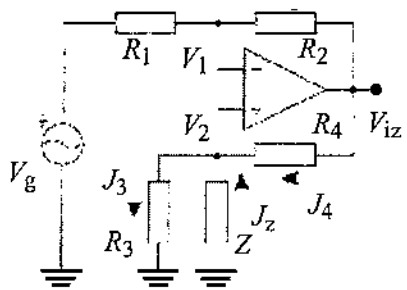
vertujućeg sabirača (Sl. Z.7.7.2) sa vrednostima otpornosti $R_{(i=1,2,3)}$ datim u slučaju b), a da izlazni napon po apsolutnoj vrednosti ima istu zavisnost od ulaznih napona kao pod b).



Sl. Z.7.4.3 Instrumentacioni pojačavač

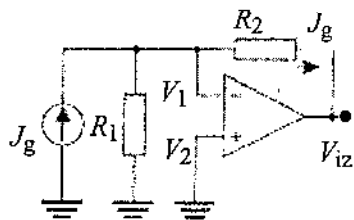


a)

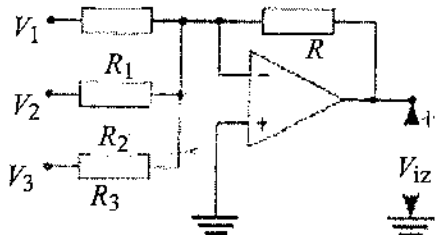


b)

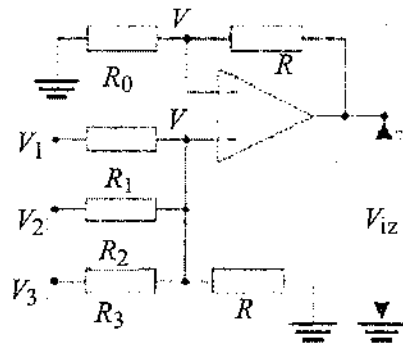
Sl. Z.7.6.1 Kola konvertora napona u struju



Sl. Z.7.6.2 Kolo konvertora struje u napon



Sl. Z.7.7.1 Invertujuće kolo za sabiranje



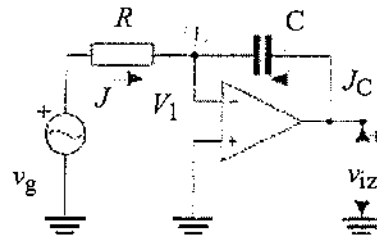
Sl. Z.7.7.2 Neinvertujuće kolo za sabiranje

Zadatak 7.8 Na Sl. Z.7.8.1 prikazano je kolo integratora.

a) Odrediti zavisnost izlaznog napona integratora od ulaznog napona ukoliko je u trenutku $t=0$ napon na kondenzatoru jednak nuli.

b) Ako je vremenska konstanta $RC=1$ s, nacrtati šemu i odrediti elemente kola za rešavanje diferencijalne jednačine: $3 \frac{dy}{dt} + 2y = 3 \cdot \sin(\omega t)$ [V].

c) Odrediti prenosnu funkciju samog integratora upotrebljenog u kolu za rešavanje diferencijalne jednačine date u tački b), ako operacioni pojačavač ima konačno pojačanje $A=10^5$ i konačnu gornju graničnu frekvenciju $f_0=200$ Hz. Do koje frekvencije ovakvo kolo radi kao integrator?

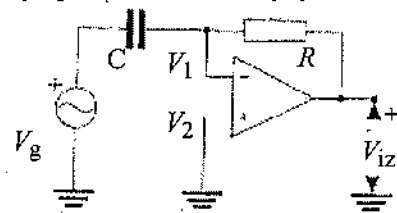


Sl. Z.7.8.1 Kolo integratora

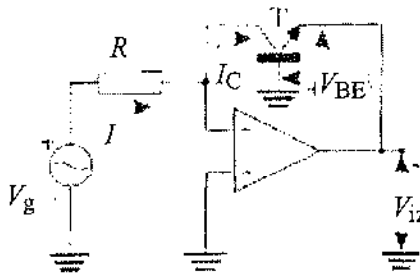
Zadatak 7.9 Na Sl. Z.7.9.1 prikazano je kolo za diferenciranje.

a) Odrediti frekventnu karakteristiku kola za diferenciranje ako je upotrebljeni operacioni pojačavač idealan, a $RC=10 \mu s$.

b) Odrediti opseg frekvencija u kome dato kolo radi kao kolo za diferenciranje ukoliko operacioni pojačavač ima konačno pojačanje $A=10^5$ i konačnu gornju graničnu frekvenciju $f_0=200$ Hz.



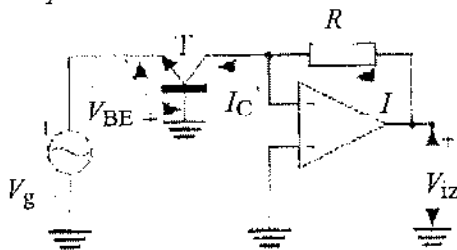
Sl. Z.7.9.1 Kolo za diferenciranje



Sl. Z.7.10.1 Logaritamski pojačavač

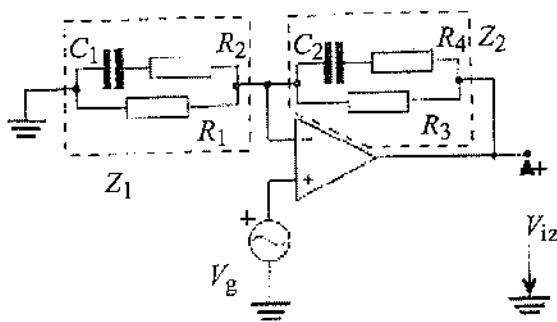
Zadatak 7.10 Na Sl. Z.7.10.1 prikazan je logaritamski, a na Sl. Z.7.10.2 antilogaritamski (eksponencijalni) pojačavač. U oba slučaja upotrebljeni su bipolarni tranzistori koji imaju napon između baze i emitora $V_{BE}=0.6$ V pri kolektorskoj struji $I_C=1$ mA.

Odrediti zavisnost izlaznog od ulaznog napona za logaritamski i antilogaritamski pojačavač, ako je vrednost otpornika $R=10$ k Ω .



Sl. Z.7.10.2 Antilogaritamski pojačavač

Zadatak 7.11 Odrediti prenosnu funkciju $H(s)=V_i(s)/V_g(s)$ kola sa Sl. Z.7.11.1, nacrtati asimptotsku aproksimaciju amplitudske i faznu karakteristiku ako je $R_1=R_2=R_3=R_4$ i $C_1=C_2$. Upotrebljeni operacioni pojačavač je idealan sa beskonačnim pojačanjem.

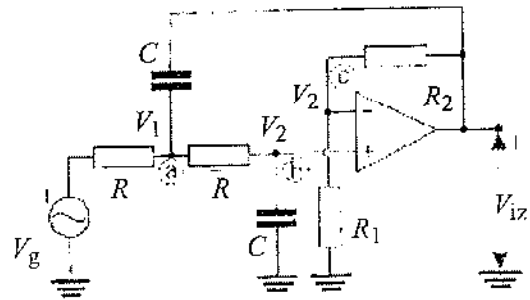


Sl. Z.7.11.1 Aktivni filter

Zadatak 7.12 Odrediti prenosnu funkciju $H(s)=V_{iz}(s)/V_g(s)$ kola sa Sl. Z.7.12.1, a zatim napisati izraz za faznu karakteristiku filtra. Upotrebljeni operacioni pojačavač je idealan sa beskonačnim pojačanjem.

Zadatak 7.13 Na Sl. Z.7.13.1 prikazano je kolo aktivnog filtra propusnika niskih frekvencija reali-

zovanog pomoću idealnog operacionog pojačavača sa beskonačnim pojačanjem.

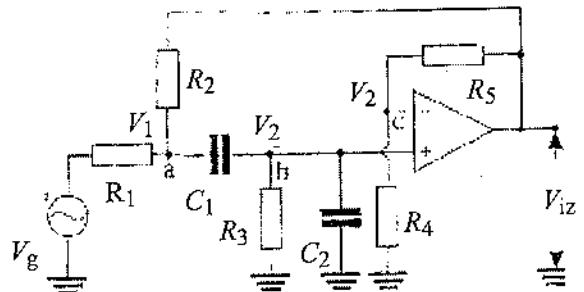


Sl. Z.7.13.1 Aktivni filter propusnik niskih frekvencija

- Odrediti prenosnu funkciju filtra $H(s)=V_{iz}(s)/V_g(s)$, ako je operacioni pojačavač idealan sa beskonačnim pojačanjem.
- Odrediti maksimalnu vrednost modula prenosne funkcije filtra i frekvenciju na kojoj se pojavljuje maksimum.
- Nacrtati asimptotsku aproksimaciju amplitudske i faznu karakteristiku.
- Ako je $R_1=R_2$ odrediti vrednost modula prenosne funkcije filtra na niskim frekvencijama i njegovu gornju graničnu frekvenciju.

Zadatak 7.14 Na Sl. Z.7.14.1 prikazano je kolo aktivnog filtra propusnika visokih frekvencija.

- Odrediti prenosnu funkciju filtra $H(s)=V_{iz}(s)/V_g(s)$, kada je operacioni pojačavač idealan sa beskonačnim pojačanjem.
- Odrediti odnos otpornika R_4/R_3 tako da nominalno pojačanje (pojačanje na visokim frekvencijama, $\omega \rightarrow \infty$) iznosi 12 dB.
- Odrediti donju graničnu frekvenciju filtra ako su elementi filtra: $C_1=C_2=10$ nF, $R_1=5$ k Ω , $R_2=1.74$ Ω , a zatim nacrtati asimptotsku aproksimaciju amplitudske i faznu karakteristiku.



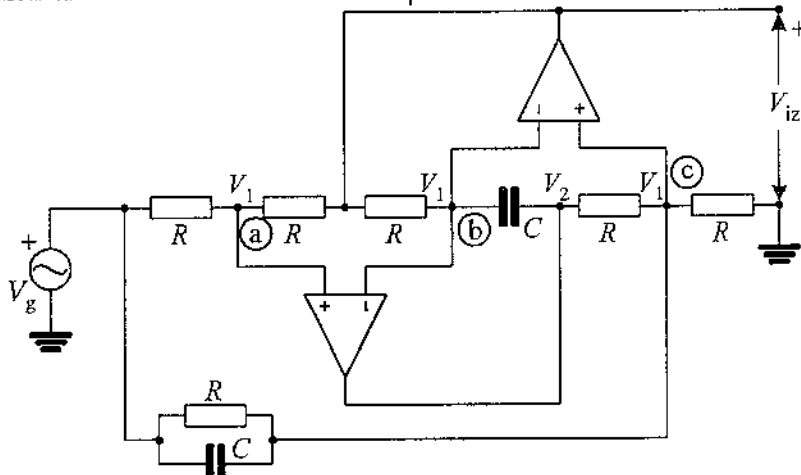
Sl. Z.7.15.1 Aktivni filter propusnik opsega frekvencija

Zadatak 7.15 Na Sl. Z.7.15.1 dat je aktivni filter propusnik opsega frekvencija.

- Odrediti prenosnu funkciju filtra $H(s)=V_{iz}(s)/V_g(s)$ ako je operacioni pojačavač idealan.

- b) Odrediti odnos otpornika R_5/R_4 tako da vrednost modula prenosne funkcije na centralnoj frekvenciji bude 3, a zatim i centralnu frekvenciju ako je $R_1=R_2=R_3/2= 22 \text{ k}\Omega$ i $C_1=2C_2= 2.2 \text{ nF}$.
- c) Odrediti gornju i donju graničnu frekvenciju filtra i nacrtati asimptotsku aproksimaciju amplitudske i faznu karakteristiku.

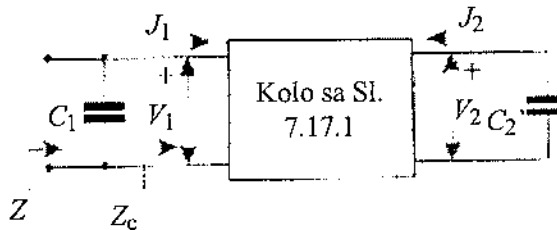
Zadatak 7.16 Za filter prigušnik opsega frekvencija koji je prikazan na Sl. Z.7.16.1 odrediti prenosnu funkciju $H(s)=V_{iz}(s)/V_g(s)$ a zatim naći minimum modula prenosne funkcije i frekvenciju na kojoj je taj minimum. Upotrebljeni operacioni pojačavači su idealni sa beskonačnim pojačanjem.



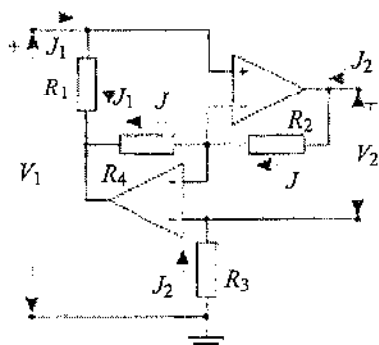
Sl. Z.7.16.1 Filtar prigušnik opsega

Zadatak 7.17

- a) Odrediti "y"-parametre konvertora impedanse sa Sl. Z.7.17.1 ako su upotrebljeni pojačavači idealni sa beskonačnim pojačanjem.
- b) Odrediti ekvivalentnu ulaznu impedansu kola ako se za izlaz 2 kola veže kondenzator C_2 .
- c) Odrediti rezonantnu frekvenciju kola koje se dobija paralelnim vezivanjem kondenzatora C_1 i C_2 između ulaznih i izlaznih priključaka, respektivno, prema Sl. Z.7.17.2.

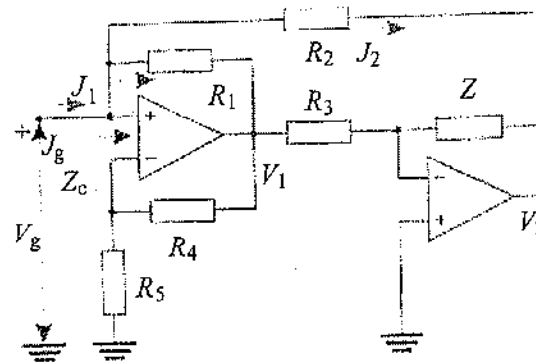


Sl. Z.7.17.2 Primer primene žiratora



Sl. Z.7.17.1 Konvertor impedanse (žirator)

Zadatak 7.18 Odrediti uslov koji moraju zadovoljiti elementi kola sa Sl. Z.7.18.1 tako da ono predstavlja žirator. (Žiratorom se naziva linearni četvoropol koji invertuje impedansu opterećenja tako da je ulazna impedansa proporcionalna njegovoj recipročnoj vrednosti.)

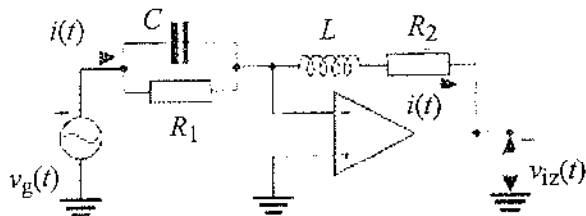


Sl. Z.7.18.1 Konvertor impedanse

Zadatak 7.19 Izlazni napon kola sa Sl. Z.7.19.1 predstavlja rešenje diferencijalne jednačine:

$$v_{iz}(t) = a_1 v_g(t) + a_2 \frac{dv_g(t)}{dt} + a_3 \frac{d^2 v_g(t)}{dt^2}$$

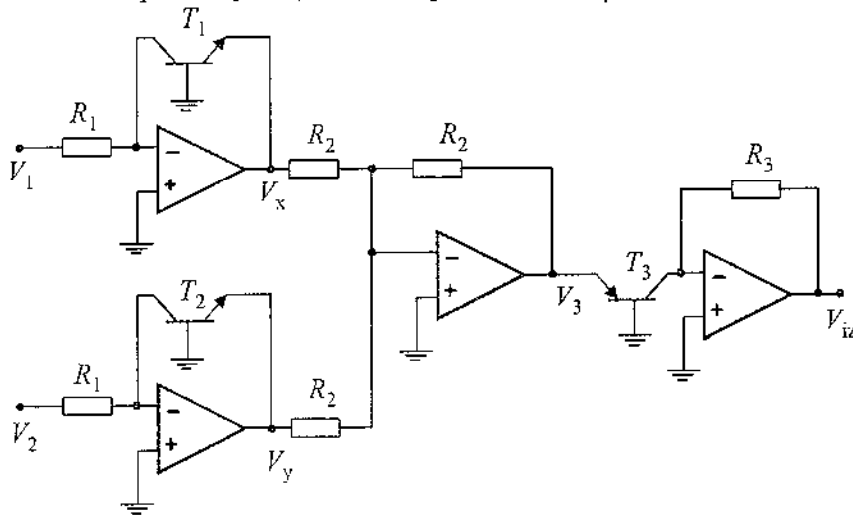
- a) Odrediti konstante a_1 , a_2 , i a_3 u funkciji elementa kola. Operacioni pojačavač je idealan sa beskonačnim pojačanjem.



Sl. Z.7.19.1 Kolo za rešavanje diferencijalne jednačine

b) Nacrtati kolo koje e imati istu funkcionalnu zavisnost izlaznog od ulaznog napona sa konstantama a_1, a_2 i a_3 suprotnih znakova od prethodno posmatranog kola sa Sl. Z.7.19.1.

Zadatak 7.20 Odrediti zavisnost izlaznog napona V_{iz} od ulaznih napona V_1 i V_2 za kola prikazana na



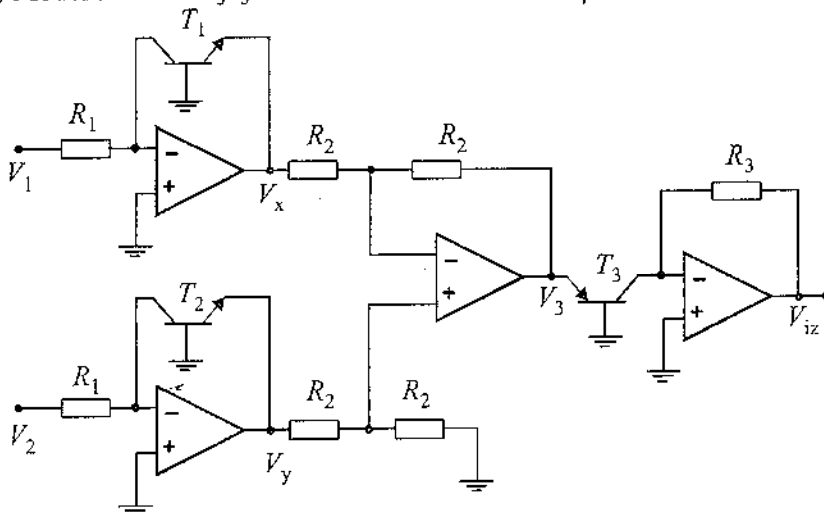
Sl. Z.7.20.1 Kolo za množenje

Zadatak 7.22 Za kolo sa Sl. Z.7.22.1 dokazati da je razlika struja ($I_{D3}-I_{D4}$) proporcionalna proizvodu razlika napona $(V_1-V_2)(V_3-V_4)$. Koristeći dobijeni rezultat objasniti rad kola sa Sl. Z.7.22.2.

Zadatak 7.23

a) Model JFET-a koji je dat izrazom:

$$I_D = G_0 \left[V_{DS} - \frac{2}{3} \left(\frac{(V_0 - V_{GS} + V_{DS})^{1.5}}{\sqrt{V_0 - V_P}} - \frac{(V_0 - V_{GS})^{1.5}}{\sqrt{V_0 - V_P}} \right) \right] \quad (Z.7.23.1)$$



Sl. Z.7.20.2 Kolo za deljenje

slikama Z.7.20.1 i Z.7.20.2.

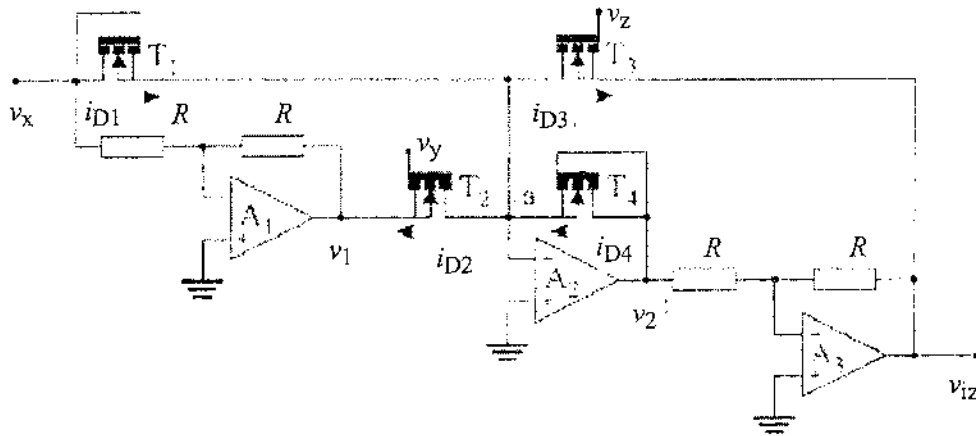
Zadatak 7.21 Tranzistori upotrebljeni u kolu sa Sl. Z.7.21.1 su identični i rade u omskoj oblasti u kojoj je struja drejna definisana izrazom:

$$i_0 = A \cdot [(v_{GS} - V_T)v_{DS} - v_{DS}^2/2].$$

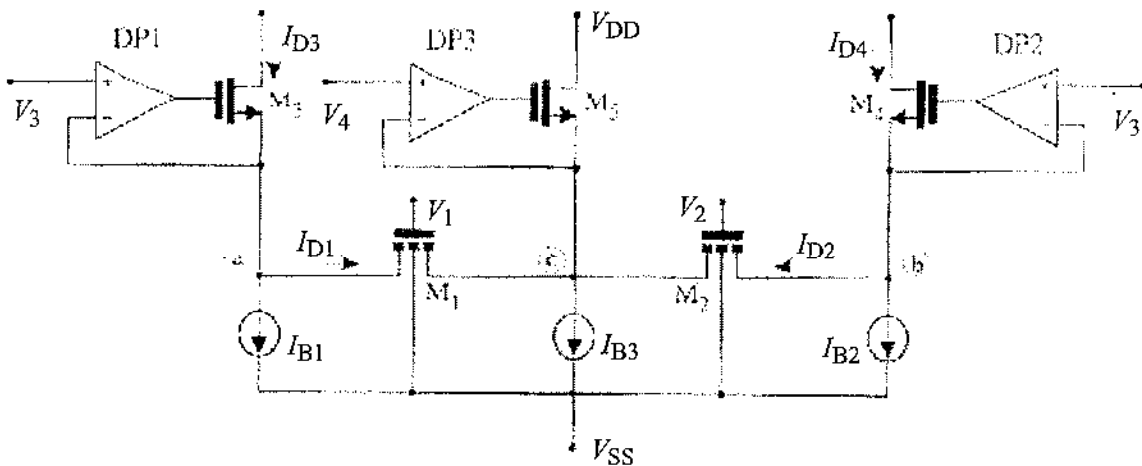
a) Odrediti zavisnost izlaznog, v_i , od pobudnih napona, v_x, v_y i v_z .

b) Ako je $v_z=5$ V, $v_x=V_{xm} \cdot \sin(\omega_x t)$ i $v_y=V_{ym} \cdot \sin(\omega_y t)$, pri čemu je $\omega_y \gg \omega_x$, skicirati talasni oblik izlaznog napona.

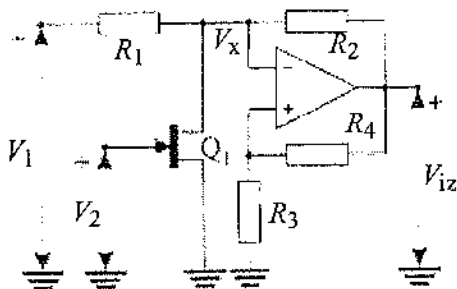
Parametre A i V_T smatrati poznatim. Operacioni pojačavači su idealni sa beskonačnim pojačanjem.



Sl. Z.7.21.1 Kolo višefunkcionalnog konvertora



Sl. Z.7.22.1 Uprošćena šema četvorokvadrantnog množača napona



Sl. Z.7.23.1 Kolo delitelja napona

može se aproksimirati, za male vrednosti napona V_{DS} ($|V_{DS}| \leq 100 \text{ mV}$), izrazom:

$$(Z.7.23.2) \quad I_D = k(1 - V_{GS}/V_P) \cdot V_{DS}.$$

Parametri tranzistora su: $V_0 = 0.787 \text{ V}$, $G_0 = 0.32 \text{ mA/V}$ i $V_P = -2.82 \text{ V}$.

Odrediti razliku struja drejna dobijenih korišćenjem izraza (Z.7.23.1) i (Z.7.23.2) za $V_{GS} = 0 \text{ V}$, -1 V i -2 V pri naponima $V_{DS} = 100 \text{ mV}$, 50 mV i 10 mV .

b) Odrediti razliku vrednosti unutrašnje odvodnosti G_i tranzistora dobijenih korišćenjem modela (Z.7.23.1) i (Z.7.23.2) za male vrednosti napona V_{DS} pri naponima $V_{GS} = 0 \text{ V}$, -1 V i -2 V .

c) Koristeći uprošćeni model JFET-a dat izrazom (Z.7.23.2) odrediti uslov koji treba da zadovolje otpornici u kolu sa Sl. Z.7.23.1 da izlazni napon V_{iz} bude srazmeran količniku napona V_1 i V_2 . Operacioni pojačavač je idealan sa beskonačnim pojačanjem.

7.7 REŠENJA ZADATAKA

Rešenje zadatka 7.1 Ekvivalentna šema operacionog pojačavača sa konačnim pojačanjem i idealnim ostalim karakteristikama prikazana je na Sl. Z.7.1.3.

a) Kod invertorskog pojačavača neinvertujući ulaz operacionog pojačavača vezan je za masu, odnosno $V_2 = 0$. Otpornici R_1 i R_2 čine kolo negativne povratne sprege. Ako se pretpostavi da je ulazna impedansa operacionog pojačavača beskonačna, tada će ulazna struja operacionog pojačavača biti jednaka nuli, a struja J kroz otpornike R_1 i R_2 (Sl. Z.7.1.1) biti ista:

$$(Z.7.1.1) \quad J = \frac{V_g - V_1}{R_1} = \frac{V_1 - V_{iz}}{R_2}.$$